

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-108961
 (43)Date of publication of application : 11.04.2003

(51)Int.Cl. G06K 19/077
 G06K 19/07

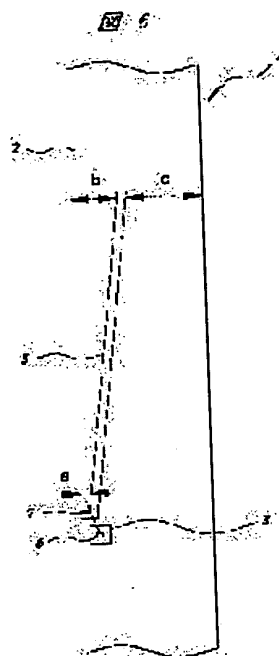
(21)Application number : 2001-300841 (71)Applicant : HITACHI LTD
 (22)Date of filing : 28.09.2001 (72)Inventor : OKAMOTO MICHIO

(54) ELECTRONIC TAG AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a low-price non-contact electronic tag and a manufacturing method of it.

SOLUTION: This electronic tag is provided with a lead 2 constituting an antenna, a slit 5 formed in a part of the lead 2 and extended at one end toward the outer edge of the lead 2, a semiconductor chip 3 mounted on the lead 2 in the vicinity of the slit 5, and a single Au wire 7, in which one end is bonded onto a bump electrode 6 in the semiconductor chip 3 while the other end is bonded onto the lead 2 in the area opposed to the semiconductor chip 3 mounting area while putting the slit 5 between them. The semiconductor chip 3 and the Au wire 7 are sealed with a resin, and the back face of the semiconductor chip 3 is electrically connected to the lead 2.



LEGAL STATUS

[Date of request for examination]

21.09.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2003-108961
(P2003-108961A)

(43)公開日 平成15年4月11日(2003.4.11)

(51)IntCl.⁷

識別記号

F I

テマコード(参考)

G 0 6 K 19/077
19/07

G 0 6 K 19/00

K 5 B 0 3 5
H

審査請求 未請求 請求項の数16 O L (全 11 頁)

(21)出願番号 特願2001-300841(P2001-300841)

(22)出願日 平成13年9月28日(2001.9.28)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 岡本 道夫

東京都小平市上水本町五丁目20番1号 株

式会社日立製作所半導体グループ内

(74)代理人 100080001

弁理士 筒井 大和

Fターム(参考) 5B035 BA03 BB09 CA01 CA23

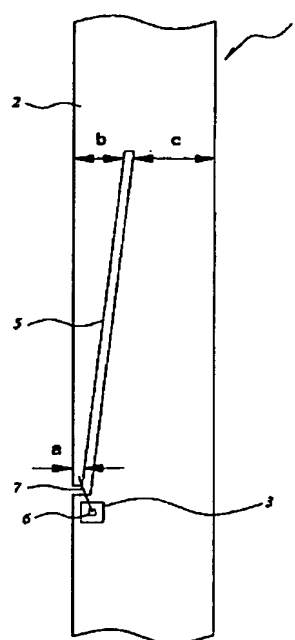
(54)【発明の名称】 電子タグおよびその製造方法

(57)【要約】

【課題】 低価格な非接触電子タグとその製造方法を提供する。

【解決手段】 アンテナを構成するリード2と、リード2の一部に形成され、一端がリード2の外縁に延在するスリット5と、スリット5の近傍のリード2上に実装された半導体チップ3と、一端が半導体チップ3の bumps 電極6上にボンディングされ、他端がスリット5を挟んで半導体チップ3の実装領域と対向する領域のリード2上にボンディングされた1本のAuワイヤ7とを有し、半導体チップ3およびAuワイヤ7は樹脂によって封止され、半導体チップ3の裏面は、リード2と電氣的に接続されている。

図 6



【特許請求の範囲】

【請求項1】 アンテナを構成する導体片と、前記導体片の一部に形成され、一端が前記導体片の外縁に延在するスリットと、前記スリットの近傍の前記導体片上に実装された半導体チップと、一端が前記半導体チップの電極上にボンディングされ、他端が前記スリットを挟んで前記半導体チップの実装領域と対向する領域の前記導体片上にボンディングされたワイヤと、前記スリットが形成された領域の前記導体片を被覆する樹脂とを有することを特徴とする電子タグ。

【請求項2】 前記半導体チップおよび前記ワイヤは、前記樹脂によって封止されていることを特徴とする請求項1記載の電子タグ。

【請求項3】 前記樹脂は、ポッティング樹脂からなることを特徴とする請求項2記載の電子タグ。

【請求項4】 前記樹脂は、前記導体片の一面のみを被覆していることを特徴とする請求項1記載の電子タグ。

【請求項5】 アンテナを構成する導体片と、前記導体片の一部に形成され、一端が前記導体片の外縁に延在するスリットと、前記スリットの近傍の前記導体片上に実装された半導体チップと、一端が前記半導体チップの電極上にボンディングされ、他端が前記スリットを挟んで前記半導体チップの実装領域と対向する領域の前記導体片上にボンディングされたワイヤと、前記半導体チップおよび前記ワイヤを封止する樹脂とを有し、前記スリットは、前記導体片の前記外縁が延在する方向に対して斜め方向に延在していることを特徴とする電子タグ。

【請求項6】 アンテナを構成する導体片と、前記導体片の一部に形成され、一端が前記導体片の外縁に延在するスリットと、前記スリットの近傍の前記導体片上に実装された半導体チップと、一端が前記半導体チップの電極上にボンディングされ、他端が前記スリットを挟んで前記半導体チップの実装領域と対向する領域の前記導体片上にボンディングされたワイヤと、前記半導体チップおよび前記ワイヤを封止する樹脂とを有し、前記ワイヤの一端は、前記半導体チップの素子形成領域上に形成されたパンプ電極に電気的に接続されていることを特徴とする電子タグ。

【請求項7】 前記半導体チップの素子形成領域上には有機絶縁膜が形成され、前記パンプ電極は、前記有機絶縁膜上に形成されていることを特徴とする請求項6記載の電子タグ。

【請求項8】 アンテナを構成する導体片と、前記導体片の一部に形成され、一端が前記導体片の外縁に延在するスリットと、前記スリットの近傍の前記導体片上に実装された半導体チップと、一端が前記半導体チップの電極上にボンディングされ、他端が前記スリットを挟んで前記半導体チップの実装領域と対向する領域の前記導体片上にボンディングされた1本のワイヤと、前記半導体チップおよび前記ワイヤを封止する樹脂とを有し、前記

半導体チップの裏面は、前記導体片と電気的に接続されていることを特徴とする電子タグ。

【請求項9】 アンテナを構成する導体片と、前記導体片の一部に形成され、一端が前記導体片の外縁に延在するスリットと、前記スリットの近傍の前記導体片上に実装された半導体チップと、一端が前記半導体チップの電極上にボンディングされ、他端が前記スリットを挟んで前記半導体チップの実装領域と対向する領域の前記導体片上にボンディングされたワイヤと、前記半導体チップおよび前記ワイヤを封止する樹脂とを有し、前記スリットの幅は、前記スリットの近傍における前記導体片の幅よりも狭いことを特徴とする電子タグ。

【請求項10】 アンテナを構成する長方形の導体片と、前記導体片の一部に形成され、一端が前記導体片の外縁に延在するスリットと、前記スリットの近傍の前記導体片上に実装された半導体チップと、一端が前記半導体チップの電極上にボンディングされ、他端が前記スリットを挟んで前記半導体チップの実装領域と対向する領域の前記導体片上にボンディングされたワイヤと、前記半導体チップおよび前記ワイヤを封止する樹脂とを有し、前記樹脂の平面形状は、前記導体片の長辺方向に沿った長さが、短辺方向に沿った長さよりも大きい長方形を有していることを特徴とする電子タグ。

【請求項11】 前記スリットが形成された領域の前記導体片は、前記樹脂によって被覆されていることを特徴とする請求項10記載の電子タグ。

【請求項12】 アンテナを構成する導体片と、前記導体片の一部に形成され、一端が前記導体片の外縁に延在するスリットと、前記スリットの近傍の前記導体片上に実装された半導体チップと、一端が前記半導体チップの電極上にボンディングされ、他端が前記スリットを挟んで前記半導体チップの実装領域と対向する領域の前記導体片上にボンディングされたワイヤと、前記半導体チップおよび前記ワイヤを封止する樹脂とを有し、前記樹脂は、前記導体片の一面のみを被覆していることを特徴とする電子タグ。

【請求項13】 前記樹脂は、ポッティング樹脂からなることを特徴とする請求項11記載の電子タグ。

【請求項14】 前記樹脂は、モールド樹脂からなることを特徴とする請求項11記載の電子タグ。

【請求項15】 アンテナを構成する長方形のリードと、前記リードの一部に形成され、一端が前記リードの外縁に延在するスリットと、前記スリットの近傍の前記リード上に実装された半導体チップと、一端が前記半導体チップの電極上にボンディングされ、他端が前記スリットを挟んで前記半導体チップの実装領域と対向する領域の前記リード上にボンディングされたワイヤと、前記半導体チップおよび前記ワイヤを封止する樹脂とを有する電子タグの製造方法であって、(a)多数本のリードを平行に配列し、前記それぞれのリードの長辺方向の両

端部を、前記リードの長辺方向と直交する方向に延在する一対の支持枠で一体に保持したリードフレームを用意する工程と、(b)前記それぞれのリードに半導体チップを実装する工程と、(c)前記それぞれのリードと前記半導体チップとをワイヤで結線する工程と、(d)前記半導体チップと前記ワイヤとを樹脂封止する工程と、

(e)前記それぞれのリードの両端部を切断することによって、前記それぞれのリードを前記支持枠から切り離す工程、を含むことを特徴とする電子タグの製造方法。

【請求項16】 前記それぞれのリードの間には、前記リードの長辺方向に延在する支持枠が設けられていないことを特徴とする請求項15記載の電子タグの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子タグおよびその製造技術に関し、特に、マイクロ波受信用のアンテナを備えた非接触型の電子タグに適用して有効な技術に関する。

【0002】

【従来の技術】非接触型の電子タグは、半導体チップ内のメモリ回路に所望のデータを記憶させ、マイクロ波を使ってこのデータを読み取るようにしたタグである。

【0003】特開平10-13296号公報には、この種の非接触型電子タグの一例が開示されている。この電子タグは、マイクロ波受信用のアンテナをリードフレームで構成し、このリードフレーム上に実装した半導体チップを樹脂封止した構成になっている。

【0004】

【発明が解決しようとする課題】電子タグは、半導体チップ内のメモリ回路にデータを記憶させるため、バーコードを利用したタグなどに比べて大容量のデータを記憶できる利点がある。また、メモリ回路に記憶させたデータは、バーコードに記憶させたデータに比べて不正な改竄が困難であるという利点もある。

【0005】しかしながら、この種の電子タグは、バーコードを利用したタグなどに比べて構造が複雑であることから、その製造コストが高く、これが電子タグの普及を妨げる一因となっている。

【0006】本発明の目的は、低価格な電子タグを実現することができる技術を提供することにある。

【0007】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0008】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0009】本発明の電子タグは、アンテナを構成する導体片と、前記導体片の一部に形成され、一端が前記導

体片の外縁に延在するスリットと、前記スリットの近傍の前記導体片上に実装された半導体チップと、一端が前記半導体チップの電極上にボンディングされ、他端が前記スリットを挟んで前記半導体チップの実装領域と対向する領域の前記導体片上にボンディングされた1本のワイヤと、前記半導体チップおよび前記ワイヤを封止する樹脂とを有し、前記半導体チップの裏面が前記導体片と電氣的に接続されているものである。

【0010】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の部材には原則として同一の符号を付し、その繰り返しの説明は省略する。

【0011】図1は、本実施形態の電子タグを示す平面図、図2は、この電子タグの側面図、図3は、この電子タグの要部断面図である。

【0012】本実施形態の電子タグ1は、マイクロ波受信用のアンテナを備えた非接触型の電子タグであり、アンテナを構成する細長い長方形の薄板からなるリード(導体片)2のほぼ中央部に1個の半導体チップ3が実装され、この半導体チップ3がボンディング樹脂4で封止された構成になっている。

【0013】上記リード2の長さは53mmであり、周波数2.45GHzのマイクロ波を効率よく受信できるように最適化されている。また、リード2の幅は3mmであり、電子タグ1の小型化と強度の確保とが両立できるように最適化されている。リード2は、両面にAgのメッキを施した薄いCu板からなり、その厚さは0.1mmである。

【0014】図4は、上記半導体チップ3の回路構成を示すブロック図である。半導体チップ3は、縦×横=0.3mm×0.4mm、厚さ0.15mmの単結晶シリコンからなり、その主面の素子形成領域には、整流・送信、クロック抽出、セレクタ、カウンタ、ROMなどの回路が形成されている。また、素子形成領域の外側には、ボンディングパッド(図示せず)が形成されている。

【0015】上記ROMは、128ビットの記憶容量を有しており、バーコードを利用したタグに比べて大容量のデータを記憶できるようになっている。また、ROMに記憶させたデータは、バーコードに記憶させたデータに比べて不正な改竄が困難であるという利点もある。

【0016】図5は、半導体チップ3を封止するボンディング樹脂4を取り除いた状態を示す平面図、図6は、図5の要部拡大平面図である。

【0017】図示のように、リード2の略中央部には、その一端がリード2の外縁に達する細長い1本のスリット5が形成されている。このスリット5の長さは8mmであり、良好な高周波特性が得られるようにその長さが最適化されている。

【0018】上記スリット5の近傍のリード2上には、半導体チップ3が、その主面を上に向けて実装されている。半導体チップ3の主面には、Auのバンプ電極6が形成されており、バンプ電極6の上には、Auワイヤ7の一端がボンディングされている。このAuワイヤ7は、上記スリット5を跨ぐように延在し、その他端は、スリット5を挟んで半導体チップ3の実装領域と対向する領域のリード2上にボンディングされている。

【0019】上記した構成によれば、リード2の一部に、その一端がリード2の外縁に達するスリット5を形成することにより、実効的なリード長、すなわちアンテナ長を長くすることができるので、必要なアンテナ長を確保しつつ、電子タグ1の小型化を図ることができる。

【0020】特に限定はされないが、上記スリット5は、リード2の長辺方向に対して斜め方向に延在している。すなわち、図6に示すように、Auワイヤ7をボンディングする領域のリード幅(a)に比べて、スリット5の他端側のリード幅(b)が広がっている。

【0021】上記した構成によれば、スリット5の他端側のリード幅(b)を広くしたことにより、電子タグ1の組み立て工程の途中でAuワイヤ7のボンディング領域に外力が加わった場合でも、ボンディング領域のリード2が変形し難くなるので、リード2の変形に起因するAuワイヤ7のボンディング不良を有効に防止することができる。

【0022】また、上記スリット5の幅は0.2mmであり、リード2の幅(3mm)に比べて極めて狭くなっている。また、スリット5の他端側は、リード2の幅方向のほぼ中央部で終端している。このとき、図6に示すスリット5の他端側のリード幅(b)、(c)は、 $b = 1.1\text{mm}$ 、 $c = 1.7\text{mm}$ である。すなわち、リード2の幅は、最も狭い箇所でもスリット5の幅に比べて十分に広い。従って、幅を3mmまで狭くしたリード2にスリット5を形成しても、リード2の変形が生じ難くなるので、必要な強度を確保しつつ、電子タグ1の小型化を図ることができる。また、電子タグ1の組み立て工程の途中でリード2の変形を防ぐために、リード2の裏面に補強用のテープを貼り付けるといった作業も不要となる。

【0023】図7は、リード2に実装された半導体チップ3の主面を示す平面図、図8は、同じく半導体チップ3の断面図である。なお、半導体チップ3を封止するボンディング樹脂4の図示は、省略してある。

【0024】半導体チップ3の主面の素子形成領域上には、1個のバンプ電極6が形成されており、このバンプ電極6の上に1本のAuワイヤ7がボンディングされている。バンプ電極6は、半導体チップ3の主面の周辺部(素子形成領域以外の領域)に形成されたボンディングパッド8を通じて前記図4に示した回路に接続されている。

【0025】上記半導体チップ3は、その裏面がもう一方の電極を構成しており、Agペースト9を介してリード2の上面に直接接続されている。すなわち、この半導体チップ3は、電極の一方(バンプ電極6)を半導体チップ3の主面上に形成し、電極の他方を半導体チップ3の裏面に形成する。

【0026】上記した構成によれば、バンプ電極6上にAuワイヤ7をボンディングしたときに、半導体チップ3の回路に加わる衝撃をバンプ電極6によって緩和、吸収することができるので、素子形成領域の上部にバンプ電極6を配置することが可能となる。また、図8に示すように、半導体チップ3の主面の最上層に低弾性率の有機絶縁膜10を形成し、この有機絶縁膜10の上部にバンプ電極6を形成することによって、回路に加わるワイヤボンディング時の衝撃をバンプ電極6と有機絶縁膜10とによって緩和、吸収することができる。

【0027】このように、半導体チップ3の素子形成領域の上部にバンプ電極6を配置することにより、半導体チップ3の素子形成領域以外の領域にバンプ電極6を配置するための領域を確保する場合と比較して、半導体チップ3をさらに小型化し、電子タグ1のコストを低減することが可能となる。また、ボンディング用の電極を素子形成領域以外の領域に配置する場合には、ワイヤボンディング時の衝撃によって素子を破壊する可能性が小さいので、バンプ電極6を形成する代わりに、半導体チップ3の主面上の配線の一部によって形成された電極にワイヤ7を直接ボンディングすることも可能である。この場合は、バンプ電極6を形成する工程が不要となるので、電子タグ1のコストを低減することができる。

【0028】また、上記した構成によれば、電極の一方を半導体チップ3の主面上に形成し、電極の他方を半導体チップ3の裏面に形成することにより、半導体チップ3の主面上に2つの電極を形成する場合に比べて、半導体チップ3の面積を縮小することができる。これにより、ウエハ1枚当たりのチップ取得数を増やすことができるので、半導体チップ3の製造コスト、ひいては電子タグ1の製造コストを低減することができる。

【0029】さらに、上記した構成によれば、周知の技術であるワイヤボンディング方式によって半導体チップ3をリード2に接続するので、フリップチップ方式やTAB方式などによって半導体チップ3をリード2に接続する場合に比べて、電子タグ1の製造コストを低減することができる。

【0030】次に、上記のように構成された電子タグ1の製造方法を図9～図17を用いて説明する。

【0031】図9は、電子タグ1の製造に用いるリードフレーム20の全体構成を示す平面図である。

【0032】このリードフレーム20は、多数本のリード2を平行に配列し、それぞれのリード2の長辺方向の両端部を一对の支持棒21で一体に保持した構成になっ

ている。すなわち、このリードフレーム20は、支持棒21の延在方向とリード2の長辺方向とが互いに直交するようにリード2が配列されている。また、このリードフレーム20は、リード2とリード2の間に支持棒を設けず、上記支持棒21のみでリード2を保持するようになっている。

【0033】上記した構成のリードフレーム20によれば、リード2とリード2の間に支持棒が無いため、多数本のリード2を密に配列することが可能となる。これにより、一枚のリードフレーム20から取得できるリード2の数が多くなるので、リード2の単価を安くすることができる。

【0034】上記リードフレーム20を使って電子タグ1を製造するには、まず、図10および図11に示すように、Agペースト9を使って各リード2の上に半導体チップ3を実装する。半導体チップ3の主面上には、あらかじめバンパ電極6を形成しておく。

【0035】次に、図12および図13に示すように、半導体チップ3のバンパ電極6上にAuワイヤ7の一端をボンディングし、リード2の上にこのAuワイヤ7の他端をボンディングする。

【0036】次に、図14に示すように、ポッティング樹脂4を使って各リード2の半導体チップ3とAuワイヤ7を封止する。このとき、図に示すように、リード2の長辺方向に沿ったポッティング樹脂4の長さがリード2の短辺方向に沿った長さよりも大きくなるようにポッティング樹脂4を塗布し、スリット5の上部もポッティング樹脂4で被覆する。

【0037】なお、ポッティング樹脂4は、リード2の片面のみに塗布することが望ましい。リード2の裏面にもポッティング樹脂4を塗布すると、リード2の裏面の平坦性が損なわれるため、電子タグ1を物品に貼り付けたときの接着力が低下する。

【0038】また、前記図14に示す例では、スリット5の他端部がポッティング樹脂4の外部に露出しているが、図15（平面図）、図16（断面図）、図17（裏面図）に示すように、スリット5の全体をポッティング樹脂4で被覆してもよい。

【0039】上記した構成によれば、スリット5をポッティング樹脂4で被覆することにより、スリット5の隙間に導電性の異物や水分が付着することによって、スリット5を挟んだ両側のリード2が短絡することを防止することができる。すなわち、スリット5の長さは、共振特性の観点からその長さが最適化されているため、スリット5を挟んだ両側のリード2が短絡すると、スリット5の実効的な長さが短くなって特性が低下するが、スリット5をポッティング樹脂4で被覆することにより、このような特性の低下を防止することができる。

【0040】また、リード2の長辺方向に沿ってポッティング樹脂4を広く塗布することにより、リード2の長

辺方向に沿ったポッティング樹脂4の端部と半導体チップ3との距離が長くなる。これにより、リード2を曲げたときに半導体チップ3やAuワイヤ7に加わる曲げ応力が低減されるので、半導体チップ3の剥がれや、Auワイヤ7の断線といった不具合の発生が抑制され、電子タグ1の動作信頼性が向上する。

【0041】また、支持棒21の延在方向とリード2の長辺方向とが互いに直交するようにリード2が配列された上記リードフレーム20は、隣接するリード2同士の距離が極めて短い。そのため、各リード2に半導体チップ3を実装したり、Auワイヤ7をボンディングしたり、ポッティング樹脂4を塗布したりする作業を行う際、リードフレーム20の移動距離が短くなるので、電子タグ1の組み立て作業性が向上する。

【0042】その後、各リード2の両端部を切断し、支持棒21を切り離すことにより、前記図1～図3に示す電子タグ1が完成する。リード2の両端部を切断するときは、あらかじめリードフレーム20の裏面に接着テープを貼り付けておき、支持棒21から切り離されたリード2が付着した接着テープを巻き取る。このとき、リード2は、その長辺方向が接着テープの巻き取り方向と直交するように配列されるので、接着テープに貼り付けたリード2が変形することはない。

【0043】図18（平面図）、図19（断面図）、図20（裏面図）に示すように、半導体チップ3やAuワイヤ7は、封止用金型を用いたトランスファモールド法によって形成した樹脂12で封止することもできる。この場合は、図21に示すように、スリット5の一端部にダム11を形成し、この状態で樹脂封止を行うことによって、モールド金型内でスリット5の一端部から樹脂が漏れる不具合を防止することができる。モールド工程の完了後は、このダム11を切断することによって、所定のアンテナ長を確保することができる。

【0044】また、トランスファモールド法を用いた場合は、ポッティング法を用いた場合に比較して、リード2の両面を樹脂12で被覆することが容易である。そのため、前記図18～図20に示すように、スリット5の内部を樹脂12で完全に封止することができるので、スリット間リークに起因する電波特性の劣化をより確実に防ぐことができる。

【0045】また、トランスファモールド法を用いた場合は、リード2の両面を樹脂12で被覆する場合でも、裏面側の樹脂12の厚さを薄くすることが容易である。そのため、電子タグ1を物品に貼り付けたときの接着力の低下を抑えることができる。

【0046】このようにして製造された本実施形態の電子タグ1は、両面接着剤などを使って図22～図27に示す各種物品の表面に貼り付けて使用する。例えば図22は、伝票30の表面に電子タグ1を貼り付けた例を示している。また、図23は円筒形の容器31、図24

10

20

30

40

50

は、函、コンテナのような四角形の容器32、図25は、プリント配線基板33、図26は、成形金型34、図27は、半導体パッケージの製造工程で使用されるマガジンなどの搬送キャリア35にそれぞれ電子タグ1を貼り付けた例を示している。

【0047】以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0048】

【発明の効果】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【0049】本発明の一態様によれば、小型で使い捨てが可能な低価格の非接触型電子タグを提供することができる。

【図面の簡単な説明】

【図1】本発明の一実施の形態である電子タグの平面図である。

【図2】本発明の一実施の形態である電子タグの側面図である。

【図3】本発明の一実施の形態である電子タグの要部断面図である。

【図4】本発明の一実施の形態である電子タグの回路構成を示すブロック図である。

【図5】半導体チップを封止するポッティング樹脂を取り除いた状態を示す電子タグの平面図である。

【図6】図5に示す電子タグの要部拡大平面図である。

【図7】本発明の一実施の形態である電子タグに実装された半導体チップの平面図である。

【図8】本発明の一実施の形態である電子タグに実装された半導体チップの断面図である。

【図9】本発明の一実施の形態である電子タグの製造に用いるリードフレームの平面図である。

【図10】本発明の一実施の形態である電子タグの製造方法を示す要部平面図である。

【図11】本発明の一実施の形態である電子タグの製造方法を示す要部断面図である。

【図12】本発明の一実施の形態である電子タグの製造方法を示す要部平面図である。

【図13】本発明の一実施の形態である電子タグの製造方法を示す要部断面図である。

【図14】本発明の一実施の形態である電子タグの製造方法を示す要部平面図である。

【図15】本発明の他の実施の形態である電子タグの製

造方法を示す要部平面図である。

【図16】本発明の他の実施の形態である電子タグの製造方法を示す要部断面図である。

【図17】本発明の他の実施の形態である電子タグの製造方法を示す要部平面図である。

【図18】本発明の他の実施の形態である電子タグの製造方法を示す要部平面図である。

【図19】本発明の他の実施の形態である電子タグの製造方法を示す要部断面図である。

10 【図20】本発明の他の実施の形態である電子タグの製造方法を示す要部平面図である。

【図21】本発明の他の実施の形態である電子タグの製造方法を示す要部平面図である。

【図22】本発明の電子タグの使用方法を示す説明図である。

【図23】本発明の電子タグの使用方法を示す説明図である。

【図24】本発明の電子タグの使用方法を示す説明図である。

20 【図25】本発明の電子タグの使用方法を示す説明図である。

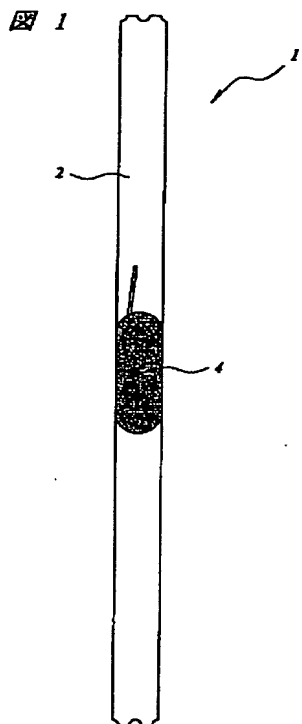
【図26】本発明の電子タグの使用方法を示す説明図である。

【図27】本発明の電子タグの使用方法を示す説明図である。

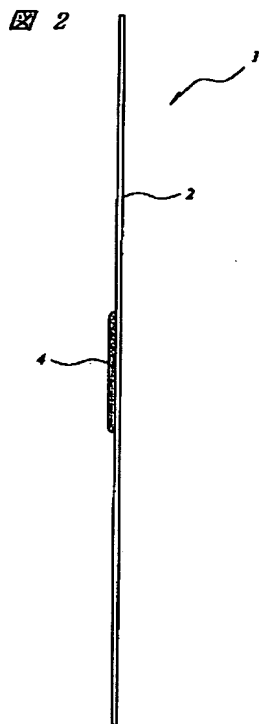
【符号の説明】

- 1 電子タグ
- 2 リード（導体片）
- 3 半導体チップ
- 30 4 ポッティング樹脂
- 5 スリット
- 6 バンプ電極
- 7 ワイヤ
- 8 ボンディングパッド
- 9 Agペースト
- 10 有機絶縁膜
- 11 ダム
- 12 樹脂
- 20 リードフレーム
- 40 21 支持枠
- 30 伝票
- 31、32 容器
- 33 プリント配線基板
- 34 成形金型
- 35 搬送キャリア

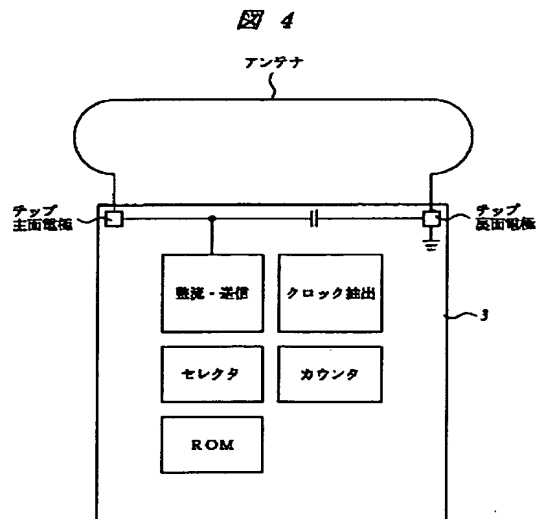
【図1】



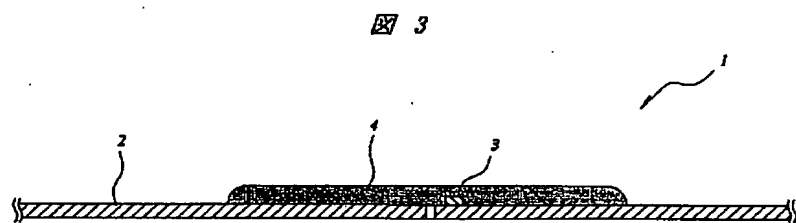
【図2】



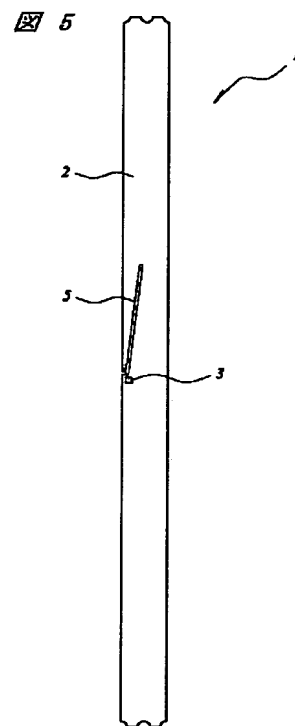
【図4】



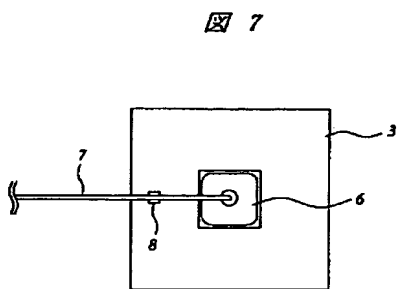
【図3】



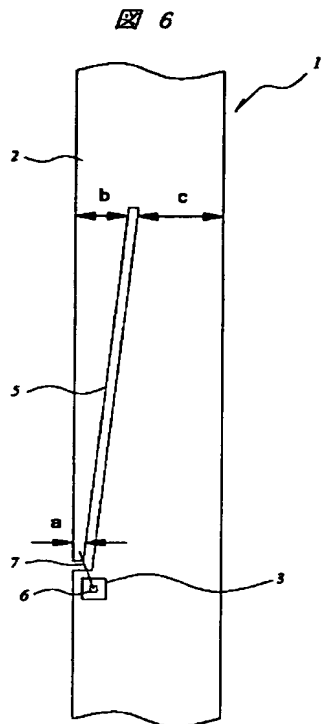
【図5】



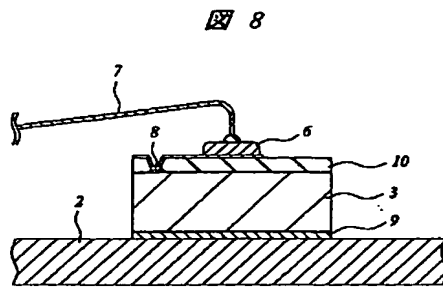
【図7】



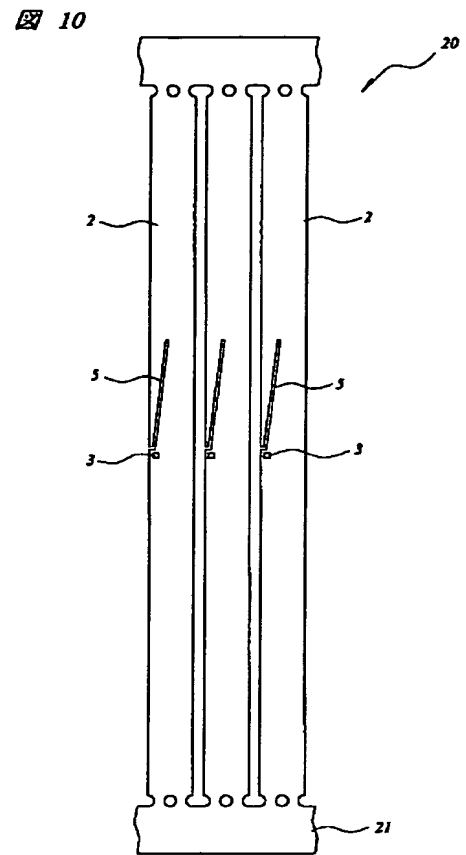
【図6】



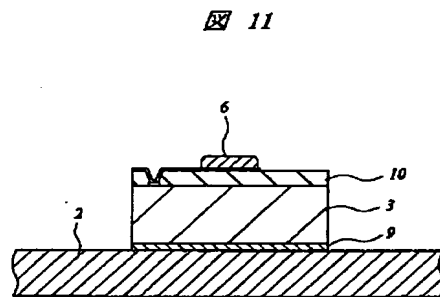
【図8】



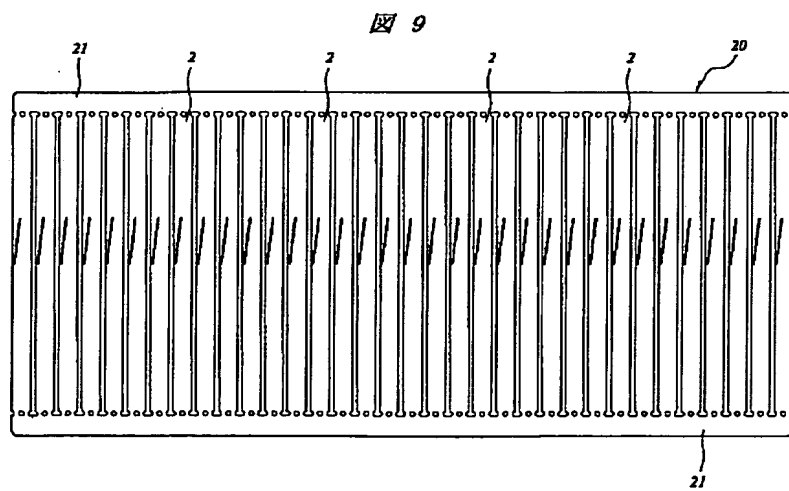
【図10】



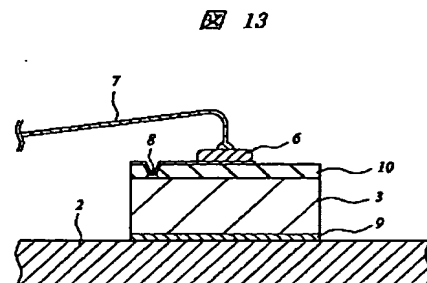
【図11】



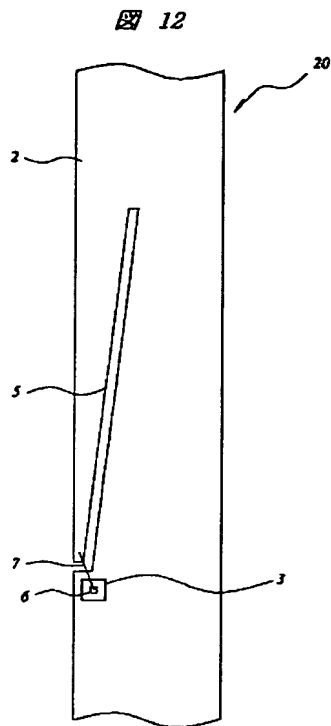
【図9】



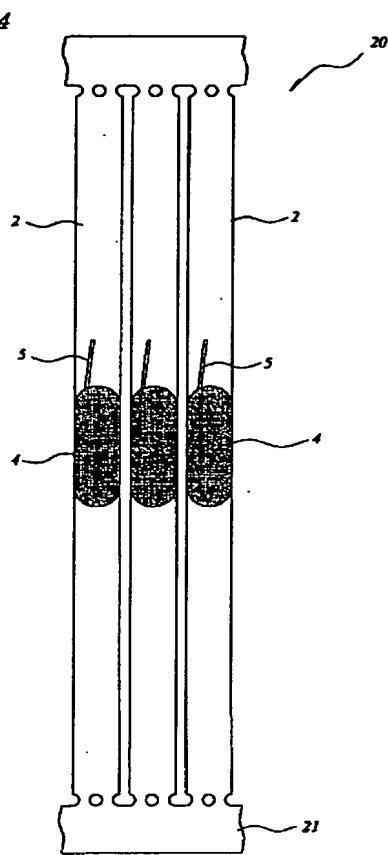
【図13】



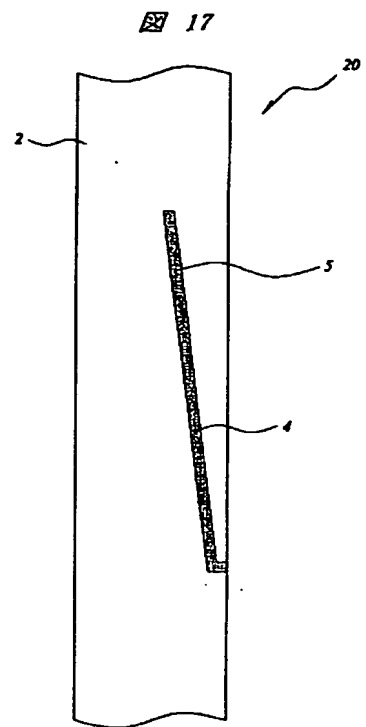
【図12】



【図14】

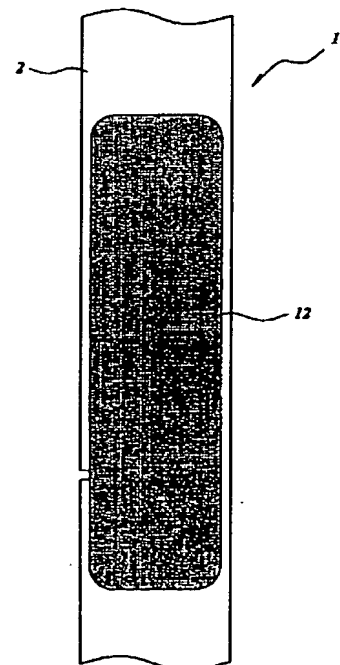


【図17】



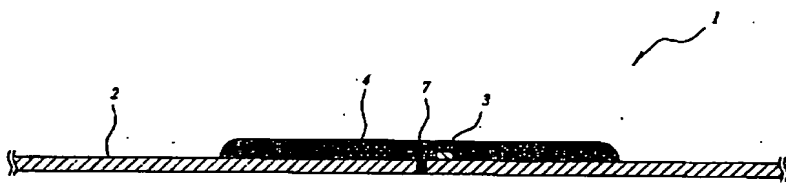
【図18】

図 18



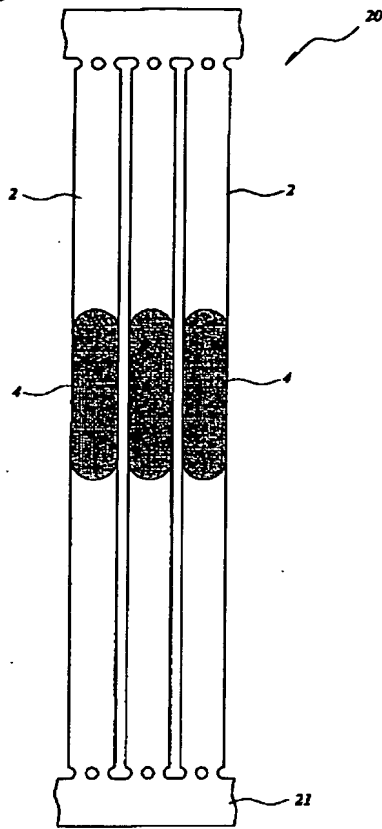
【図16】

図 16



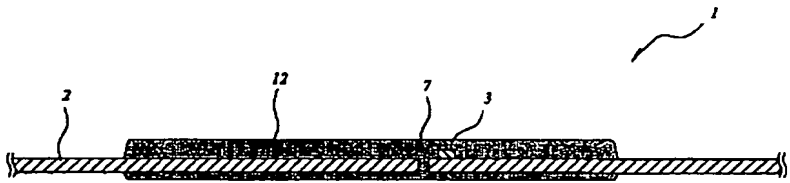
【図15】

図 15



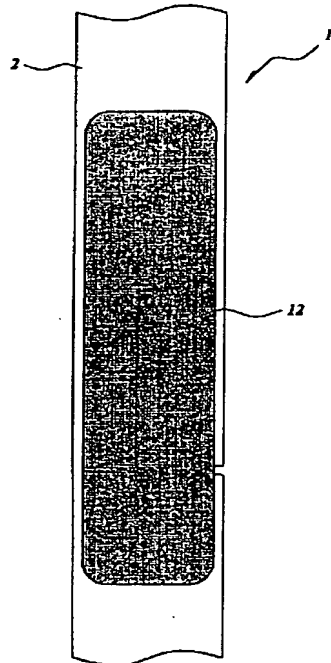
【図19】

図 19



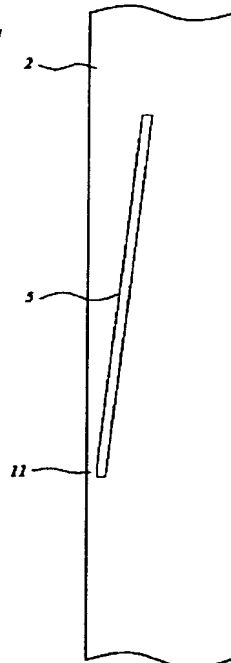
【図20】

図 20



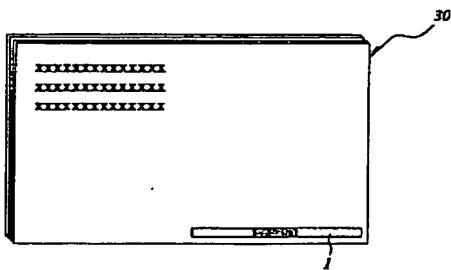
【図21】

図 21



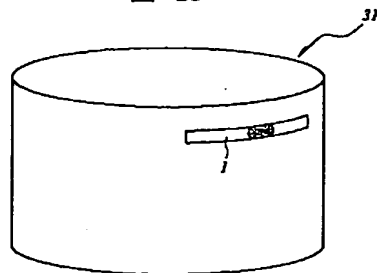
【図22】

図 22



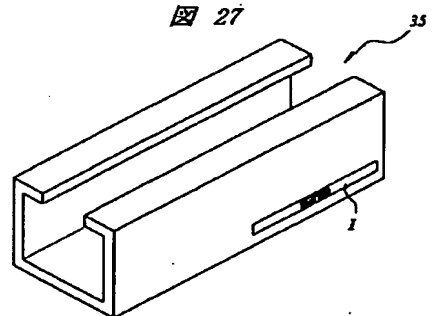
【図23】

図 23



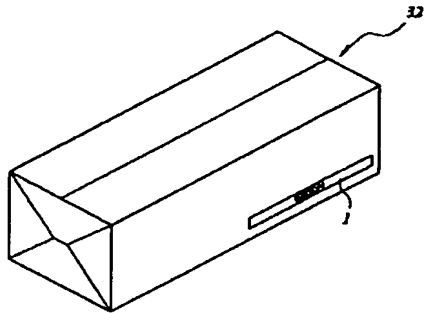
【図27】

図 27



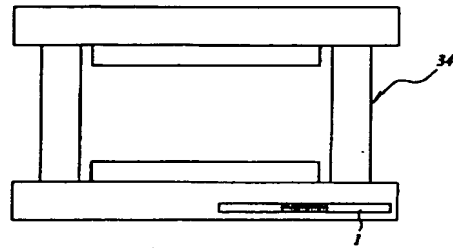
【図24】

図 24



【図26】

図 26



【図25】

図 25

